

(19)



JAPANESE PATENT OFFICE

BEST AVAILABLE COPY

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04219688 A**

(43) Date of publication of application: **10 . 08 . 92**

(51) Int. Cl. **G11C 5/00**
B42D 15/10
G06K 19/077

(21) Application number: **03082266**

(22) Date of filing: **15 . 04 . 91**

(30) Priority: **16 . 05 . 90 JP 02126139**
29 . 05 . 90 JP 02 56218

(71) Applicant: **SEIKO EPSON CORP**

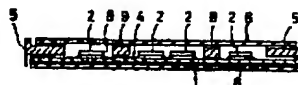
(72) Inventor: **HAYASHI YOSHIMITSU**
NAKAMURA NORIO

(54) **IC CARD**

(57) Abstract:

PURPOSE: To offer an IC card which has high reliability because an inside electric element is protected from external force and whose cost can be drastically reduced.

CONSTITUTION: The plural blocks consisting by collecting the electric element 2 mounted on a circuit substrate 1 several by several and a vacant space 8 is formed on the substrate 1 by providing a fixed interval between the respective blocks. Then, a prescribed shaped crosspiece 9 caught in the vacant space is made to intervene between the substrate 1 and an armor panel 6.



COPYRIGHT: (C)1992,JPO&Japio

BEST AVAILABLE COPY

THIS PAGE LEFT BLANK

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平4-219688

(43)公開日 平成4年(1992)8月10日

(51)Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 C 5/00	3 0 1 A	2116-5L		
B 4 2 D 15/10	5 2 1	9111-2C		
G 0 6 K 19/077		8623-5L	G 0 6 K 19/00	K

審査請求 未請求 請求項の数8(全 5 頁)

(21)出願番号 特願平3-82268

(22)出願日 平成3年(1991)4月15日

(31)優先権主張番号 特願平2-126139

(32)優先日 平2(1990)5月16日

(33)優先権主張国 日本 (J P)

(31)優先権主張番号 実願平2-56218

(32)優先日 平2(1990)5月29日

(33)優先権主張国 日本 (J P)

(71)出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号

(72)発明者 林 義光
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72)発明者 中村 典生
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

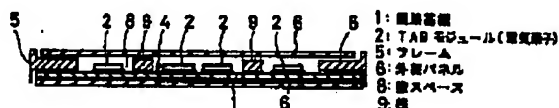
(74)代理人 弁理士 佐々木 宗治 (外3名)

(54)【発明の名称】 I Cカード

(57)【要約】

【目的】 外力に対して内部の電気素子が保護されて信頼性が高く、かつ大幅なコストダウンが可能なI Cカードを提供することを目的とする。

【構成】 回路基板1に実装された電気素子2を数個ずつ寄せ集めてなるブロックを複数形成し、各ブロックとの間に一定の間隔を設けて回路基板上1に空スペース8を形成し、その空スペースに嵌り込む所定形状の棧9を回路基板1と外装パネル6との間に介装する。



1: 回路基板
2: TAB モジュール (電気素子)
5: フレーム
6: 外装パネル
8: 空スペース
9: 棧

【特許請求の範囲】

【請求項1】 複数の電気素子を実装した回路基板をフレーム及び外装パネルで内部に密閉したICカードにおいて、電気素子を数個づつ寄せ集めてなるブロックを複数形成し、各ブロックとの間に一定の間隔を設けて回路基板上に空スペースを形成し、その空スペースに嵌り込む所定形状の棧を回路基板と外装パネルとの間に介装させてなることを特徴とするICカード。

【請求項2】 棧が前記フレームと一体に形成されていることを特徴とする請求項1記載のICカード。

【請求項3】 棧が回路基板と外装パネルとに接着剤で接合されていることを特徴とする請求項1又は2記載のICカード。

【請求項4】 複数の電気素子を実装した回路基板をフレーム及び外装パネルで内部に密閉したICカードにおいて、複数の電気素子が嵌り込む穴を有する枠体を回路基板と外装パネルとの間に介装してなることを特徴とするICカード。

【請求項5】 枠体が回路基板と外装パネルに接着剤で接合されていることを特徴とする請求項4記載のICカード。

【請求項6】 複数の電気素子を実装した回路基板をフレーム及び外装パネルで内部に密閉したICカードにおいて、複数の電気素子との間に少なくとも一つの方形状の空スペースを回路基板上に形成し、その空スペースに方形状の板状スペーサを配置し、その板状スペーサを回路基板と外装パネルとの間に介装してなることを特徴とするICカード。

【請求項7】 板状スペーサが回路基板と外装パネルとに接着剤で接合されていることを特徴とする請求項6記載のICカード。

【請求項8】 回路基板に実装された複数の電気素子が外装パネルに接着剤で接合されていることを特徴とする請求項6又は請求項7記載のICカード。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はメモリ半導体チップ等を内蔵したICカードに関し、特に信頼性の向上を図るものに関する。

【0002】

【従来の技術】 従来より半導体チップをギャングボンディング法にて、フィルムキャリアテープに形成されたリードに接続し、半導体チップの能動面をモールド剤で保護したモジュール（以下「TABモジュール」と称する）の外部接続用リードを回路基板に実装してなる回路モジュールを内蔵したICカードが知られている。

【0003】 図6は従来のICカードを示す断面図、図7は同ICカードの回路モジュールを示す平面図である。図において、回路基板1には例えばメモリ半導体チップを有する複数のTABモジュール2が規則正しく整

列させられて実装されていると共にTABモジュール2のメモリ半導体チップをコントロールするコントロール半導体チップを有するTABモジュール3が実装されて回路モジュール4が形成されている。この回路モジュール4はICカードの基体となる長方形をした枠状のフレーム5に固着され、金属性の二枚の外装パネル6によってサンドイッチ状に挟持されている。7は回路モジュール4と外装パネル6との間に充填された樹脂である。なお、複数のTABモジュール2が回路基板1上に規則正しく整列させられている理由の一つは整列させられている方がTAB実装を機械化し易くし、自動化も可能となるからである。

【0004】 従来のICカードは上記のように構成され、回路基板1に実装された回路モジュール4と外装パネル6との間に樹脂7を充填しているから、樹脂7と接着している側の外装パネル6が外側から押されたときに樹脂7が介在することによってTABモジュール2に局部的に急激なストレスがかからず、TABモジュール2の半導体チップのチップ割れが防止される。

【0005】

【発明が解決しようとする課題】 上記のような従来のICカードでは回路基板1に実装された回路モジュール4と外装パネル6との間に樹脂7を充填するようにしているから、樹脂7を充填するために手間が非常にかかり、コストダウンの大きな障害となり、樹脂7の充填不足があった場合にはその部分のTABモジュール2の半導体チップにチップ割れを生じさせ、信頼性の面でも十分でないという問題点があった。

【0006】 本発明はかかる問題点を解決するためなされたもので、外力に対して内部の電気素子が保護されて信頼性が高く、かつ大幅なコストダウンが可能なICカードを提供することを目的とする。

【0007】

【課題を解決するための手段】 本発明にかかるICカードは複数の電気素子を実装した回路基板をフレーム及び外装パネルで内部に密閉したICカードにおいて、電気素子を数個づつ寄せ集めてなるブロックを複数形成し、各ブロックとの間に一定の間隔を設けて回路基板上に空スペースを形成し、その空スペースに嵌り込む所定形状の棧を回路基板と外装パネルとの間に介装させて構成されている。また、その棧をフレームと一体に形成してもよい。更に、その棧を回路基板と外装パネルとに接着剤で接合することも考えられる。

【0008】 また、複数の電気素子が嵌り込む穴を有する枠体を回路基板と外装パネルとの間に介装するように構成してもよく、そして、その枠体を回路基板と外装パネルに接着剤で接合することが望ましい。

【0009】 更に、複数の電気素子との間に少なくとも一つの方形状の空スペースを回路基板上に形成し、その空スペースに方形状の板状スペーサを配置し、その板状

(3)

特開平4-219688

3

スペーサを回路基板と外装パネルとの間に介装するように構成することもできる。そして、その板状スペーサを回路基板と外装パネルとに接着剤で接合したり、回路基板に実装された複数の電気素子を外装パネルに接着剤で接合することが望ましい。

【0010】

【作用】本発明においては、回路基板上の電気素子を数個づつ寄せ集めてなるブロックを複数形成し、各ブロックとの間に一定の間隔を設けて回路基板上に空スペースを形成し、その空スペースに嵌り込む所定形状の棧を回路基板と外装パネルとの間に介装したから、その棧が従来の充填された樹脂に代わるために大幅なコストダウンとなり、樹脂の充填不足ということもなくなって電気素子の破壊も生じない。また、その棧がフレームと一体に形成されることにより、組立工程が従来より削減される。更に、その棧が回路基板と外装パネルとに接着剤で接合されることにより、ICカード全体の剛性が向上する。

【0011】また、複数の電気素子が嵌り込む穴を有する枠体を回路基板と外装パネルとの間に介装することにより、その枠体が従来の充填された樹脂に代わるために大幅なコストダウンとなり、樹脂の充填不足ということもなくなって電気素子の破壊も生じない。また、その枠体が回路基板と外装パネルとに接着剤で接合されることにより、ICカード全体の剛性が向上する更に、複数の電気素子との間に少なくとも一つの方形状の空スペースを回路基板上に形成し、その空スペースに方形状の板状スペースを配置し、その板状スペーサを回路基板と外装パネルとの間に介装したから、その板状スペーサが従来の充填された樹脂に代わるために大幅なコストダウンとなり、樹脂の充填不足ということもなくなって電気素子の破壊も生ぜず、しかも板状スペーサは単純な方形状であるため、不要な金型費用の支出を防ぐことができ、回路基板上の電気素子の実装自由度が増して結果として実装密度を高めることができる。また、板状スペーサが回路基板と外装パネルとに接着剤で接合されることにより、ICカード全体の剛性が向上する。更に、回路基板に実装された複数の電気素子が外装パネルに接着剤で接合されることにより、回路基板上の電気素子高さと、外装パネルと回路基板との間に間隔に多少差があっても、その差を吸収でき、フレームとパネルとスペーサと各電気素子が一体化されて、ICカード全体の剛性がより一層向上する。

【0012】

【実施例】図1は本発明の一実施例を示す断面図、図2は同実施例の回路モジュールを示す平面図、図3は同実施例の棧が設けられたフレームを示す平面図である。図において、従来例と同一の構成は同一符号を付して重複した構成の説明を省略する。イは回路基板1上にTAB実装されたA及びBの2つの電気素子であるTABモジ

4

ジュール2を寄せ集めてなる第1ブロック、ロはC～Hの6つのTABモジュール2を寄せ集めてなる第2ブロック、ハはI～Lの4つのTABモジュール2を寄せ集めてなる第3ブロック、ニはM及びNの2つのTABモジュール2を寄せ集めてなる第4ブロックである。これら各ブロック間の間隔を最低2mmとする所定形状の空スペース8ができるように第1～第4ブロックイ、ロ、ハ、ニは回路基板1上に配置されている。9は空スペース8に嵌り込む所定形状の棧（図3中の斜線で示した部分）で、回路基板1と外装パネル6との間に介装させられている。この棧9はフレーム5と一体に形成されているが、フレーム5と別体として形成するようにしてもよい。

【0013】上記のように構成されたICカードにおいては、複数のTABモジュール2を寄せ集めてなる第1～第4ブロックイ、ロ、ハ、ニ間に形成される空スペース8に嵌り込む所定形状の棧9を回路基板1と外装パネル6との間に介装させているから、その棧9が従来の充填された樹脂に代ることとなる。従って、樹脂の充填を省くことができ、大幅なコストダウンが可能となって、生産性も向上した。また、樹脂の充填不足ということもなくなり、TABモジュール2の半導体チップのチップ割れも生じなくなり、信頼性が向上した。また、棧9がフレーム5と一体に形成されることにより、組立工程が従来より大幅に削減された。

【0014】この実施例におけるICカードについて機械的な強度試験、具体的にはICカード全体を折り曲げたり、ねじったりする試験、TABモジュール2の部分に集中荷重をかけてチップ割れが発生しないかという試験を行ったところ、その結果は従来の樹脂が十分に充填された場合のものと同程度であった。

【0015】また、棧3を回路基板1と外装パネル6とに接着剤で接合することにより、ICカード全体の剛性が向上し、TABモジュール2の破壊がより一層防止される。なお、この実施例では、複数のTABモジュール2のブロック分けを、図2に示すような内容としたが、TABモジュール2の数・大きさ等により随時変更しても良いことはいうまでもない。但し、できるだけ均一なブロック分けを行い、棧9を単純な形状とすることがコスト面からいって望ましい。

【0016】図4は本発明のもう一つの実施例を示す斜視図である。図において、従来例と同様の構成は同一符号を付して重複した構成の説明を省略する。10は回路基板1と外装パネル6との間に介装され、回路基板1の略全面を覆う枠体、11は枠体10に形成され、回路基板1に実装された電気素子であるチップ12や集積回路13が嵌り込む複数の穴である。

【0017】この実施例ではICカード全体の剛性を高めるために、外装パネル6との接合面をできるだけ増やすように、チップ素子12や集積回路13などの逃げる

必要がある箇所のみ枠体10に穴11を設けて構成されている。この実施例も枠体10が従来の充填された樹脂に代わるため、大幅なコストダウンが図れ、チップ素子12や集積回路13の破壊が生ぜず、組立工程も従来より大幅に削減されている。

【0018】また、枠体10を回路基板1と外装パネル6とに接着剤で接合することにより、ICカード全体の剛性が向上し、チップ素子12や集積回路13の破壊がより一層防止される。

【0019】図5は本発明の更にもう一つの実施例を示す斜視図である。図において、従来例と同様の構成は同一符号を付して重複した構成の説明を省略する。20は回路基板1上に実装された電気素子である複数の集積回路13の間に形成された空スペースに嵌り込む長方形の板状スペーサで、厚みが回路基板1と外装パネル6のすきま間隔と略同寸法である。この板状スペーサ20はまず回路基板1に接着剤で接合され、その後、外装パネル6をフレーム5に接合するとき外装パネル6に接着剤で接合され、回路基板1と外装パネル6との間に介装せられている。

【0020】この実施例も板状スペーサ20が従来の充填された樹脂に代わるため、大幅なコストダウンが図れ、集積回路13の破壊が生ぜず、組立工程も従来より大幅に削減されている。

【0021】また、この実施例では図1や図4に示す実施例のように個々のICカードごとに所定形状の枠9や枠体10を設計する必要がなく、この実施例の板状スペーサ20は例えば長方形で済むという単純な形状であり、共通化が図れ、板状スペーサ20の種類を最小限に抑えることができる。従って不要な金型費用の支出を防ぐことができる。更に、各機種に同一の板状スペーサ20を使用することにより、単価がより低減化される。更にまた、複数の集積回路13の空スペースは方形という単純な形状であるから、回路基板1に実装される集積回路13の実装自由度も増し、結果として実装密度を高めることもできる。

【0022】また、回路基板1に実装された集積回路13が外装パネル6に接着剤で接着されている。従って、回路基板1上の集積回路13の高さと、外装パネル6と回路基板1との間の間隔に多少の差があっても、その差を吸収し、フレーム5と外装パネル6と板状スペーサ20と各集積回路13とが一体化されてICカード全体の剛性がより一層向上し、集積回路13の破壊がより一層確実に防止されることとなる。

【0023】

【発明の効果】本発明は以上説明したとおり、回路基板上の電気素子で数個づつ寄せ集めてなるブロックを複数形成し、各ブロックとの間に一定の間隔を設けて回路基板上に空スペースを形成し、その空スペースに嵌り込む所定形状の枠を回路基板と外装パネルとの間に介装し、

その枠を従来の充填された樹脂にとって代えるようにしたので、大幅なコストダウンが図れ、樹脂の充填不足による電気素子の破壊がなくなり、信頼性の高い製品が得られるという効果を有する。また、その枠がフレームと一体に形成されることにより、組立工程が従来より削減され、枠が回路基板と外装パネルとに接着剤で接合されることにより、ICカード全体の剛性が向上し、電気素子の破壊がより一層防止されるという効果も有する。

【0024】また、複数の電気素子が嵌り込む穴を有する枠体を回路基板と外装パネルとの間に介装し、その枠体を従来の充填された樹脂にとって代えるようにしたので、大幅なコストダウンと電気素子の破壊がなくなり、枠体が回路基板と外装パネルとに接着剤で接合されることにより、ICカード全体の剛性が向上し、電気素子の破壊がより一層防止されるという効果を有する。

【0025】更に、複数の電気素子との間に少なくとも一つの方形状の空スペースを回路基板上に形成し、その空スペースに方形状の板状スペーサを配置し、その板状スペーサを回路基板と外装パネルとの間に介装し、その板状スペーサを従来の充填された樹脂にとって代えるようにしたので、大幅なコストダウンと電気素子の破壊がなくなり、しかも板状スペーサは単純な方形状であるため、不要な金型費用の支出を防ぐことができ、回路基板上の電気素子の実装自由度が増し、結果として実装密度を高めることができるという効果を有する。また、板状スペーサが回路基板と外装パネルとに接着剤で接合されることにより、ICカード全体の剛性が向上し、電気素子の破壊がより一層防止されるという効果を有する。更に、回路基板に実装された複数の電気素子が外装パネルに接着剤で接合されることにより、ICカード全体の剛性がより一層向上し、電気素子の破壊がより一層確実に防止されるという効果を有する。

【図面の簡単な説明】

【図1】本発明の一実施例を示す断面図である。

【図2】同実施例の回路モジュールを示す平面図である。

【図3】同実施例の枠が設けられたフレームを示す平面図である。

【図4】本発明のもう一つの実施例を示す斜視図である。

【図5】本発明の更にもう一つの実施例を示す斜視図である。

【図6】従来のICカードを示す平面図である。

【図7】同ICカードの回路モジュールを示す平面図である。

【符号の説明】

- 1 回路基板
- 2 TABモジュール（電気素子）
- 5 フレーム
- 6 外装パネル

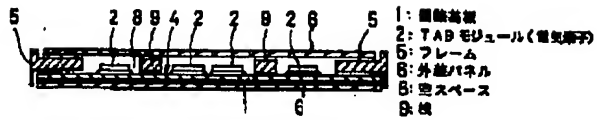
(5)

特開平4-219688

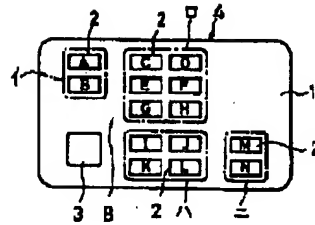
8 空スペース

9 棧

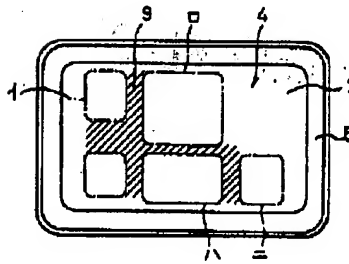
【図1】



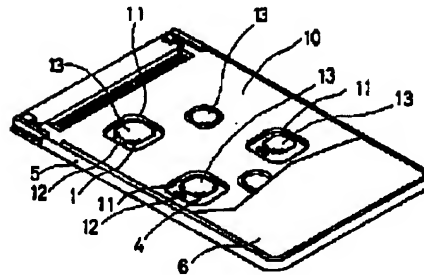
【図2】



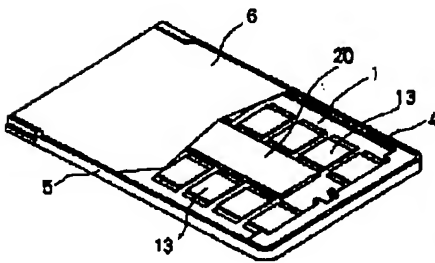
【図3】



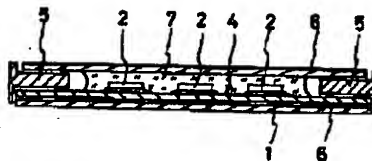
【図4】



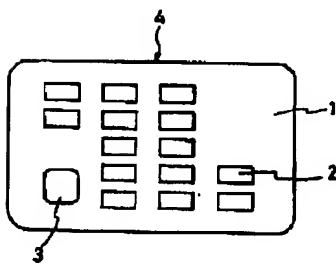
【図5】



【図6】



【図7】



THIS PAGE LEFT BLANK